

Diseño de un inversor de puente H con tecnología multinivel utilizando la técnica de Eliminación Selectiva de Armónicos

BERNAL-GUERRERO, Erick†, LÓPEZ-MONTEAGUDO, Francisco Eneldo* y DE LA TORRE-Y RAMOS, Jorge

Universidad Autónoma de Zacatecas

Recibido Enero 27, 2017; Aceptado Marzo 21, 2017

Resumen

En este artículo se realizó un análisis del estado del arte de los inversores fotovoltaicos (FV) multinivel, concluyéndose que, de las diferentes configuraciones, el puente H en cascada es la más utilizada. En el presente trabajo se diseñó un inversor FV de 11 niveles de control utilizando una topología de puentes H en cascada para aplicaciones de interconexión a la red. Para el control de los puentes H se utilizó la estrategia de modulación por Eliminación Selectiva de Armónicos (SHE). Esta estrategia se sustenta en el análisis de series de Fourier para obtener un sistema de ecuaciones que al resolverse con un algoritmo basado en el método de Newton-Raphson, el cual permite obtener los ángulos óptimos de conmutación. Con los cuales, se pueden eliminar algunos armónicos de orden inferior, minimizando de esta forma la distorsión armónica total (THD) manteniéndose el voltaje fundamental requerido y aumentando la calidad de la potencia. Esta estrategia de modulación puede ser aplicada a inversores multinivel con cualquier número de niveles de control. Mediante el análisis de simulaciones se verifica que los niveles de THD en la tensión y corriente de salida, cumplen los estándares establecidos para interconexión por la CFE en su especificación técnica L0000-45.

Inversor Multinivel, Puente-H en Cascada, Eliminación Selectiva de Armónicos, Distorsión Armónica Total, Newton-Raphson

Abstract

In this article, an analysis of the state of the art of multilevel PV inverters was performed, concluding that of the different configurations available, the cascaded H bridge is the most widely used. In this work, a PV inverter was designed with 11 levels of control using a cascaded H bridge topology to interconnect applications to the grid. For controlling the H bridges, the Selective Harmonic Elimination (SHE) modulation strategy was used. This approach is based on the analysis of Fourier series to obtain a system of equations that when solved with an algorithm based on the Newton-Raphson method, allows the estimation of the optimal switching angles. Once the angles are known, some harmonics of lower order can be eliminated, thus minimizing total harmonic distortion (THD) while maintaining the required fundamental voltage and increasing the quality of power. This modulation strategy can be applied to multilevel inverters with any number of control levels. By analyzing the data obtained through simulations, it is verified that the total harmonic distortion in the output voltage and current comply with the standards established for interconnection by the Federal Electricity Commission (CFE) in its technical specification L0000-45.

Multi-level inverter, cascaded h-bridge, selective harmonic elimination, Newton-Raphson, total harmonic distortion

Citación: BERNAL-GUERRERO, Erick, LÓPEZ-MONTEAGUDO, Francisco Eneldo y DE LA TORRE-Y RAMOS, Jorge. Diseño de un inversor de puente H con tecnología multinivel utilizando la técnica de Eliminación Selectiva de Armónicos. Revista del Desarrollo Tecnológico 2017, 1-1: 41-54

* Correspondencia al Autor (Correo Electrónico: eneldolm@uaz.edu.mx)

† Investigador contribuyendo como primer autor.

Introducción

El desarrollo de la electrónica de estado sólido en los últimos años ha hecho posible la evolución de todas las ramas de la electrónica, y de entre ellas la electrónica de potencia se ha beneficiado con la aparición de conmutadores de estado sólido que permiten reducir el volumen y prestaciones de los equipos de conversión de energía eléctrica imprescindibles en la mayoría de las aplicaciones domésticas e industriales actuales.

Las nuevas tecnologías basadas en convertidores multinivel se han ido abriendo paso en el campo de las aplicaciones fotovoltaicas con conexión a la red, y actualmente se presentan en el área de las aplicaciones de media y alta tensión como una alternativa de los convertidores de dos niveles tradicionales.

La tecnología multinivel se basa en la síntesis de la tensión alterna de salida a partir de la obtención de varios niveles de tensión del bus de continua. (Pietzsch, 2004). Cuanto mayor es el número de niveles de tensión de entrada continua, más escalonada es la forma de onda de la tensión de salida, de modo que tiende cada vez más a una onda senoidal, permitiendo que se minimice el porcentaje de distorsión armónica total (THD), el cual es un requerimiento indispensable para la inyección de la energía eléctrica generada a la red eléctrica.

De las diferentes topologías que han surgido con la tecnología multinivel cada una tiene ventajas sumamente variadas, y que de las cuales todas comparten las más importantes, como son el manejo de medias y altas potencias, menos pérdidas por conmutación de los dispositivos semiconductores ya que estos trabajan a frecuencias relativamente bajas y por supuesto un muy bajo o casi nulo porcentaje del contenido armónico total (%THD) de las señales de voltaje y corriente de salida.

Por lo que se debe analizar cuidadosamente las topologías más importantes de esta clase, así como las diferentes técnicas de modulación que puedan ofrecernos en conjunto un mayor rendimiento, así como un menor porcentaje de Distorsión Armónica Total para que de acuerdo a la especificación técnica de la CFE L-000045 cumpla con los requerimientos de interconexión a la red eléctrica. La cual indica que, en instalaciones menores a 1 kW, los niveles de Distorsión Armónica Total para voltaje deben de ser inferior a 8% mientras que para corriente debe de ser inferior ó igual al 5% (Comisión Federal de Electricidad, 2005).

En el presente trabajo, se presenta el diseño e implementación de un convertidor CC/CA (corriente continua – corriente alterna) utilizando una topología para el inversor de puentes H en cascada con fuentes CC independientes en una configuración multinivel de 11 niveles de voltaje de control. Y aplicando la técnica de modulación de Eliminación Selectiva de Armónicos que permite mediante el análisis de Series de Fourier seleccionar apropiadamente los ángulos de conmutación para la eliminación de los armónicos de baja frecuencia más significativos.

En la sección 1 se hace una descripción de los inversores multinivel y las topologías más aplicadas. En la sección 2 se analizaron las diferentes técnicas de modulación más aplicadas para el control de dichos inversores. En la sección 3 se realiza el diseño y análisis del inversor multinivel y en la sección 4 se presentarán las simulaciones computacionales que validarán los cálculos de diseño.

Inversores Multinivel

Las nuevas tecnologías basadas en convertidores multinivel se han ido abriendo paso en el campo de las aplicaciones fotovoltaicas con conexión a la red, y actualmente se presentan en el área de las aplicaciones de media y alta tensión como una alternativa de los convertidores de dos niveles tradicionales. La tecnología multinivel se basa en la síntesis de la tensión alterna de salida a partir de la obtención de varios niveles de tensión del bus de continua. Cuanto mayor es el número de niveles de tensión de entrada continua, más escalonada es la forma de onda de la tensión de salida, de modo que tiende cada vez más a una onda senoidal, minimizándose así el porcentaje de distorsión armónica total.

La Figura 1 muestra el diagrama esquemático de una fase de inversores con diferentes números de controles, en los cuales los semiconductores están representados por interruptores ideales con varias posiciones. Un inversor de dos niveles generara un voltaje de salida con dos valores con respecto a la terminal negativa de la fuente (ver Figura 1(a)), mientras que el de tres niveles generara tres niveles de voltaje y así sucesivamente.

Un convertidor multinivel tiene diferentes características como alcanzar altos rangos de potencia, también permite el aprovechamiento y uso de fuentes de energía renovables, como son, aplicaciones fotovoltaicas y eólicas en sistemas interconectados o aislados. Dentro las ventajas de una topología de inversor multinivel a una de dos niveles son:

- Menores voltajes de bloqueo de los dispositivos semiconductores.
- Bajas frecuencias de conmutación.
- Reducción de los armónicos más altos de salida.

Debido a las diversas características que poseen los inversores multinivel, numerosas aplicaciones industriales han surgido de requerir aparatos de potencia más elevada en recientes años. Algunos controladores de motores de medianos voltajes y aplicaciones de utilidad requieren medios voltajes y niveles de potencia de mega watts. Para un voltaje medio de red, es problemático conectar directamente solo un semiconductor de potencia. Como resultado, se ha introducido una estructura de un convertidor de potencia multinivel como alternativa a la necesidad de medios voltajes y altas potencias. Subsecuentemente, varias topologías de convertidores multinivel han sido desarrolladas. (Singh et al., 2012)

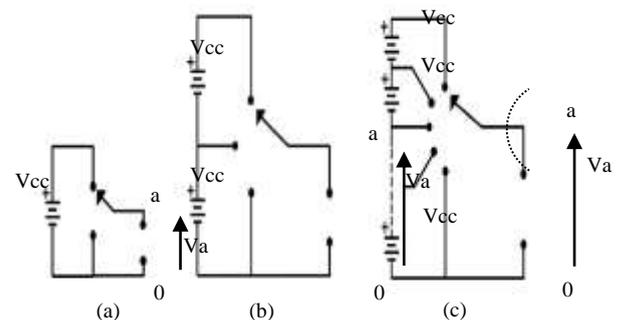


Figura 1 Una fase de un inversor con: (a) dos niveles, (b) tres niveles y (c) N niveles

Fuente: Elaboración propia

De las diferentes topologías multinivel que han sido propuestas durante el paso de las últimas décadas, han destacado tres diferentes estructuras de Inversores multinivel, las cuales son:

- Inversores en cascada de puentes H con fuentes separadas de cd.
- Inversores con diodo anclado.
- Inversores con capacitores flotantes.

Inversores con diodo anclado

En esta topología, el diodo es usado como el dispositivo de anclaje para dirigir el bus del voltaje de cd y lograr escalones en el voltaje de salida, así que el concepto principal de este convertidor es usar diodos para limitar el estrés de voltaje de los dispositivos de potencia. La Topología de este tipo de inversor puede observarse en la figura 2. El voltaje en cada capacitor y cada conmutador es V_{cc} . Un inversor de n niveles necesita $(n - 1)$ fuentes de voltaje, $(2n-1)$ dispositivos conmutadores y $(n-1)(n-2)$ diodos. Los diodos de enclavamiento permiten fijar los niveles de tensión en la salida y pueden llegar a manejar el voltaje de más de un nivel, a pesar de que los interruptores principales sólo manejan la tensión de uno de ellos. (Loranca, 2013). Conforme incrementa el número de niveles de voltaje se mejora la calidad del voltaje de salida y la forma de la onda de voltaje se asemeja a una onda senoidal.

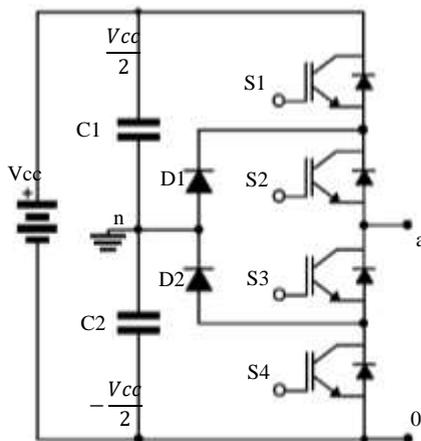


Figura 2 Topología de inversor con diodo anclado de tres niveles de control

Fuente: Elaboración propia

Inversores con capacitores flotantes

La estructura de este inversor es similar a la de diodo anclado, excepto que en vez de usar diodos se usan capacitores.

Esta emplea celdas conmutadas de capacitores en conexión serie, esta topología tiene una estructura de escalera de capacitores, donde el voltaje en cada capacitor difiere del voltaje del siguiente. (Prabaharan&Palanisamy, 2017). El incremento de voltaje entre dos brazos de capacitores adyacentes da como resultado el tamaño de los escalones de voltaje en la forma de onda de salida. La figura 3 muestra una fase de un inversor capacitor flotante de n -niveles, un inversor de n -niveles requerirá un total de $(n - 1) ((n-2) / 2)$ capacitores anclados por fase además de $(n-1)$ capacitores del bus de cd.

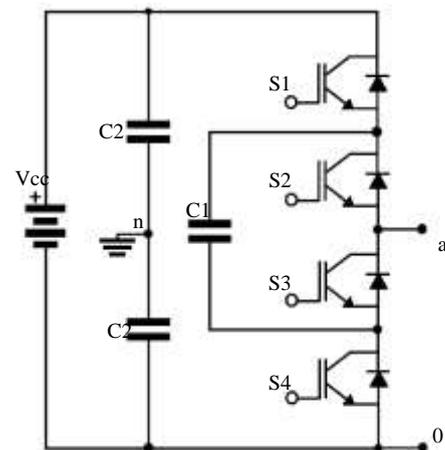


Figura 3 Topología de inversor con capacitores flotantes de n -niveles de control

Fuente: Elaboración propia

Inversores en cascada de puentes H

El concepto de este inversor está basado en conectar puentes H en serie (cascada) para obtener una salida de voltaje senoidal, en las cuales las fuentes de CC son independientes de cada inversor conectado. (Jiménez, 2012). En esta la salida de voltaje es la suma de los voltajes que se generan en cada celda, estas sumas de voltaje conforman una onda de salida cuasi-senoidal mediante los arreglos de conmutación, que son controlados por una técnica de modulación.

Debido a que cada puente H es alimentado por fuentes independientes surgen dos clasificaciones de esta topología: inversores con fuente simétrica e inversores con fuente asimétrica, esto quiere decir que, si las fuentes son del mismo valor o no, por ejemplo en un inversor con 2 puentes H con fuentes simétricas (Figura 4(a)) donde el número de niveles esta dado por $(2n+1)$, se pueden alcanzar hasta 5 niveles de voltaje (Figura 4(b)), mientras que en un inversor con fuentes asimétricas (Figura 5(a)) se pueden alcanzar hasta 7 o 9 niveles de voltaje dependiendo de la configuración de las fuentes de CC, como se aprecia en la Figura 5(b). (Rodriguez et. al, 2009).

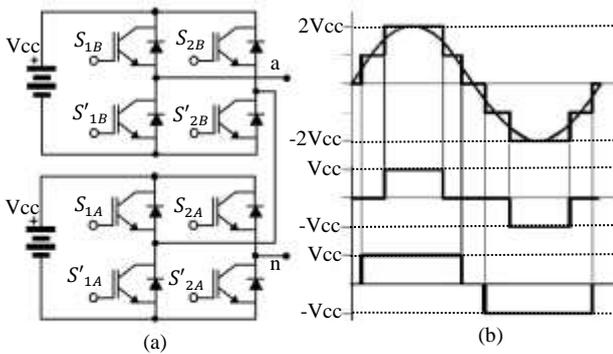


Figura 4 Topología de inversor de puentes H en cascada con fuentes simétricas (a), forma de onda generalizada para 5 niveles

Fuente: Elaboración propia

La tabla 1 muestra las secuencias de conmutación para un inversor de fuentes simétricas de 5 niveles (Figura 4(a)), donde 1 indica que el conmutador se encuentra encendido y 0 apagado, para obtener la onda de salida que se observa en la Figura 4(b).

V_{out}	S_1 A	S'_{1A}	S_2 A	S'_{2A}	S_1 B	S'_{1B} B	S_2 B	S' $2B$
$0V_{cc}$	0	1	0	1	0	1	0	1
V_{cc}	1	0	0	1	0	1	0	1
$2V_{cc}$	1	0	0	1	1	0	0	1
$-V_{cc}$	0	1	1	0	0	1	0	1
$-2V_{cc}$	0	1	1	0	0	1	1	0

Tabla 1 Secuencias de conmutación para obtener 5 niveles de tensión

Fuente: (Hernández, 2014)

La tabla 2 indica la proporción de componentes que utiliza un inversor multinivel según su topología puede llegar a utilizar. Donde n es el número de niveles del inversor. Por ejemplo, para un inversor de 5 niveles. En un inversor con diodo anclado se utilizará un total de 18 componentes entre los que se encuentran: 8 conmutadores, 6 Diodos de anclaje, y 4 capacitores del bus de CD. Mientras que para un inversor en Cascada de Puente H se utilizan solo 10 componentes: 8 conmutadores, 2 capacitores del bus de CD. Esta característica de los inversores de puentes H de un bajo número de componentes lo que representa un ahorro en la fabricación de un prototipo, es su principal característica. Otra característica es que su diseño por módulos al ser celdas conectadas en serie, se puede aumentar el número de éstas para poder obtener más niveles de Tensión.

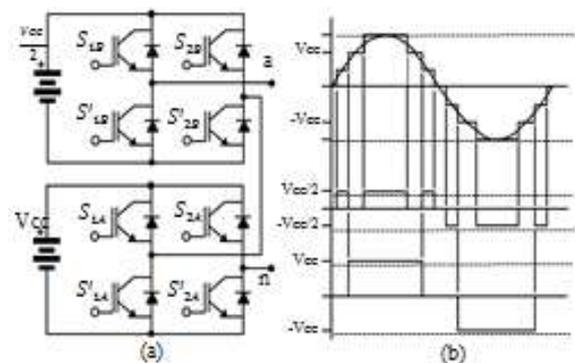


Figura 5 Topología de inversor de puentes H en cascada con fuentes asimétricas (a), forma de onda generalizada para 7 niveles

Fuente: Elaboración propia

Mientras que la principal desventaja de esta topología es que se necesitan tantas fuentes de CC aisladas como puentes H, en donde las tierras de las fuentes no pueden ser comunes.

Componentes/Topología	Diodo Anclado	Capacitor Flotante	Cascada Puente H
Conmutadores	$2(n-1)$	$2(n-1)$	$2(n-1)$
Diodos de anclaje	$2(n-2)$	0	0
Capacitores flotantes	0	$(n-1)(n-2)/2$	0
Capacitores del bus CD	$(n-1)$	$(n-1)$	$(n-1)/2$

Tabla 2 Comparación de topologías de acuerdo al número de componentes por fase

Fuente: (Prabaharan&Palanisamy, 2017)

Estrategias de modulación y control

Las estrategias de modulación aplicados a inversores multinivel, pueden ser clasificadas de acuerdo a la frecuencia de conmutación, de acuerdo a esto las principales estrategias se indican en la Figura 6.

Como se observa en la figura 6 existen dos clasificaciones principales de estrategias de modulación que son las de control a través de la Frecuencia de conmutación fundamental y a través de PWM de alta frecuencia; ambas clasificaciones se describen a continuación.



Figura 6 Clasificación de estrategias de modulación

Fuente: Elaboración Propia

Modulación en espacio vectorial (SVM)

Dentro de las estrategias que utilizan la modulación por ancho de pulso (PWM) alta frecuencia se encuentran dos tipos de estrategias que destacan, como es la de **PWM Senoidal (SPWM)**, y la de **Modulación en Espacio Vectorial (SVM)**, en esta estrategia la tensión de salida requerida se expresa como un vector de referencia dentro del diagrama vectorial de tensiones, cuya longitud está relacionada con la amplitud y la velocidad de giro del vector, la cual es igual a la frecuencia deseada de la tensión de salida (Rashid&González Pozo, 2004).

La SVM utiliza directamente la variable del algoritmo de control de la parte del sistema de control e identifica cada vector de conmutación como un punto en el espacio complejo de (α, β) (Prabaharan&Palanisamy, 2017). Debido a la gran complejidad para la identificación de los vectores y las secuencias de conmutación esta técnica no es adecuada para inversores con un alto número de niveles. Para un inversor con “n” número de niveles se requieren seis sectores, por cada sector $(n-1)^2$ combinaciones vectoriales y m^3 secuencias de switcheo.

PWM senoidal (SPWM)

El principio de la modulación por ancho de pulsos (PWM) senoidal consiste en generar pulsos de ancho proporcional a la amplitud de una señal de referencia o moduladora. Esta última consiste en una señal sinusoidal típica que es comparada con una señal portadora cuya forma es triangular (Figura 8) (Hernández, 2014). Los puntos donde se interceptan, indican el momento que ocurren los costados de subida y de bajada de los pulsos de ancho variable; esta señal pulsante contiene implícitamente las características de la onda moduladora (amplitud y frecuencia) y el objetivo es poder transmitir estas características hacia la etapa de potencia.

Entonces se tiene que para un inversor de “m” niveles, se necesitan (m-1) señales triangulares portadoras.

Control en espacio vectorial (SVC)

Las estrategias de modulación de frecuencia de conmutación fundamental, es decir, aquellas que trabajan a una frecuencia de conmutación relativamente baja, en otras palabras, a la frecuencia nominal de la red del sistema eléctrico. Dentro de este tipo de estrategias destacan dos que son las más comúnmente empleadas, las cuales son **Eliminación Selectiva de Armónicos (SHE)** y la de **Control en Espacio Vectorial**, esta última, es un método de modulación con un concepto diferente para su aplicación en inversores del tipo multinivel basado en la teoría de vector espaciales. En el control en espacio vectorial se trabaja a bajas frecuencias de conmutación y no se genera el valor medio del voltaje deseado de la carga en cada intervalo de conmutación como en el principio del SVM. La principal idea principal de este tipo de estrategia consiste en entregar a la carga un vector de voltaje que minimice el error del espacio o distancia al vector de referencia. La alta densidad de vectores producidos por un inversor de once niveles, genera solo pequeños errores en relación al vector de referencia, entonces, no es necesario usar esquemas de modulación más complejos envolviendo los tres vectores adyacentes a la referencia (Singh et al., 2012).

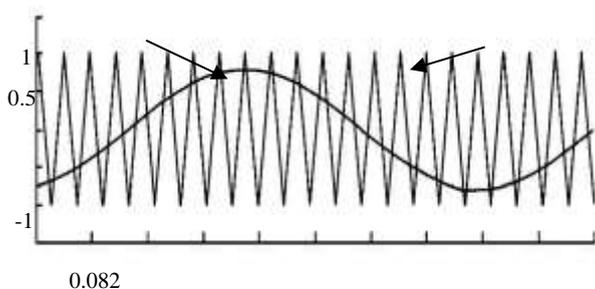


Figura 7 Modulación PWM senoidal

Fuente: Hernández, 2014

Eliminación selectiva de armónicos (SHE)

La técnica eliminación selectiva de armónicos es una estrategia de modulación que opera a frecuencia fundamental, esta estrategia elimina armónicas de bajo orden, lo que permite reducir las pérdidas por conmutación, la distorsión armónica total, y de esta forma aumenta la calidad de la potencia suministrada (Shehu, Yalcinoz & Kunya, 2014). Para emplear esta estrategia se aplica el principio de simetría de cuarto de onda, donde se calcula por medio de la expansión de las series de Fourier ciertos ángulos para generar el 1er. cuarto (90°) del ciclo de la onda de salida; y los demás se encuentran sumándole o restándole un cuarto de onda (90°) o media onda (180°). Y donde el número de ángulos a ser disparados dependerá del número de niveles requeridos (Bakhshizadeh, Iman-Eini & Blaabjerg, 2015).

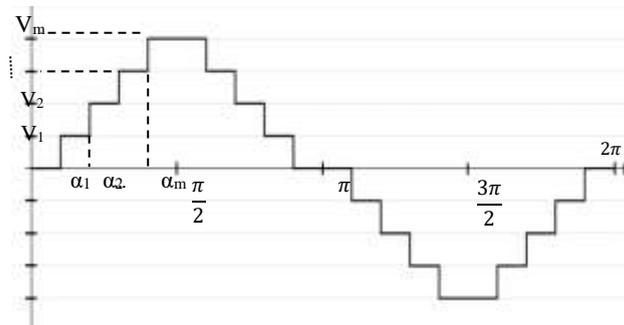


Figura 8 Forma escalonada generalizada

Fuente: Elaboración propia

En la Figura 8 se muestra una forma de onda escalonada generalizada, sintetizada por un inversor de $(2m + 1)$ niveles, donde m es el número de ángulos de conmutación. Analizando dicha señal representada en la Figura 8, a través de las series de Fourier se tiene que la tensión de salida del inversor puede expresarse como:

$$V_0 = \frac{a_0}{2} + \sum_{n=1,2,\dots}^{\infty} (a_n \cos n\omega t + b_n \sin n\omega t) \quad (1)$$

Donde:

$$a_o = \frac{1}{\pi} \int_0^{2\pi} v_o(\omega t) d(\omega t) \quad (2)$$

$$a_n = \frac{1}{\pi} \int_0^{2\pi} v_o(\omega t) \cos(n\omega t) d(\omega t) \quad (3)$$

$$b_n = \frac{1}{\pi} \int_0^{2\pi} v_o(\omega t) \sin(n\omega t) d(\omega t) \quad (4)$$

Entonces si se considera un α_i para la señal periódica de la Figura 8 el cual debe estar comprendido entre

$$0 < \alpha_1 < \alpha_2 < \dots < \alpha_i < \frac{\pi}{2} \quad (5)$$

Recordando que la serie de Fourier se empleara para el análisis del primer cuarto de onda. Entonces se resuelve la integral de la ecuación (4) de forma generalizada, aplicando los límites establecidos en la ecuación (5), obteniéndose:

$$b_n = \frac{4V_{cc}}{\pi n} \sum_{i=1}^m \cos(n\alpha_i) \quad (6)$$

Sustituyendo la ecuación (6) en la ecuación (1) y considerando $a_o = 0$ y $a_n = 0$, esto debido a que por la simetría de la onda del voltaje de salida solo se manejan armónicos de orden impar (Chauca, Llerena & Chico, 2014), se tiene que:

$$V_o = \sum_{n=1,2,\dots}^{\infty} \frac{4V_{cc}}{\pi n} \left[\sum_{i=1}^m \cos(n\alpha_i) \right] \sin(n\omega t) \quad (7)$$

Entonces de la ecuación (7) se tiene que para la amplitud de cualquier n^{mo} armónico impar de la forma de onda escalonada, esta puede ser expresada como:

$$H_n = \frac{4V_{cc}}{\pi n} \sum_{i=1}^m [\cos(n\alpha_i)] \quad (8)$$

Donde H es la función de la onda de voltaje en términos de Fourier. V_{cc} es el voltaje de las fuentes considerado como constante. "n" es el número de los armónicos impares. "m" es el número de ángulos de conmutación y α_i es el ángulo de disparo de cada nivel de voltaje.

Para minimizar la distorsión armónica y conseguir una amplitud ajustable de la componente fundamental, arriba de (m - 1) del contenido armónico puede ser eliminado de la forma de onda del voltaje. En general, los armónicos de baja frecuencia más significativos son elegidos para la eliminación seleccionando los ángulos apropiadamente, y las componentes armónicas de alta frecuencia pueden ser eliminadas usando filtros adicionales (Nápoles et. al, 2013).

De acuerdo a la ecuación (8), para mantener el número de armónicos eliminados a un nivel constante, todos los ángulos de conmutación deben ser menores a $\pi/2$.

Como resultado, esta estrategia de conmutación provee un rango estrecho del índice de modulación, por lo que es su principal desventaja, el índice de modulación (M) puede ser obtenido de la ecuación (7) para $(n = 1)$, siendo la relación entre amplitud de la componente fundamental y el Voltaje en el enlace de CC

$$M = \frac{V_1 * \pi}{4V_{cc}} \quad (9)$$

Análisis y diseño del inversor multinivel

Del análisis del estado del arte de las diferentes topologías de inversores multinivel y de las diferentes estrategias de modulación y control.

Se selecciono la topología de puentes H en cascada, así como la estrategia de modulación de eliminación selectiva de armónicos, para el diseño y simulación de un inversor multinivel con 11 niveles.

La topología representada en la Figura 9, es la de un inversor multinivel de puentes H en cascada con fuentes asimétricas, cada puente H esta alimentado con fuentes de CC de tres diferentes valores con una relación de 1, 3 y 6 la fuente de CC.

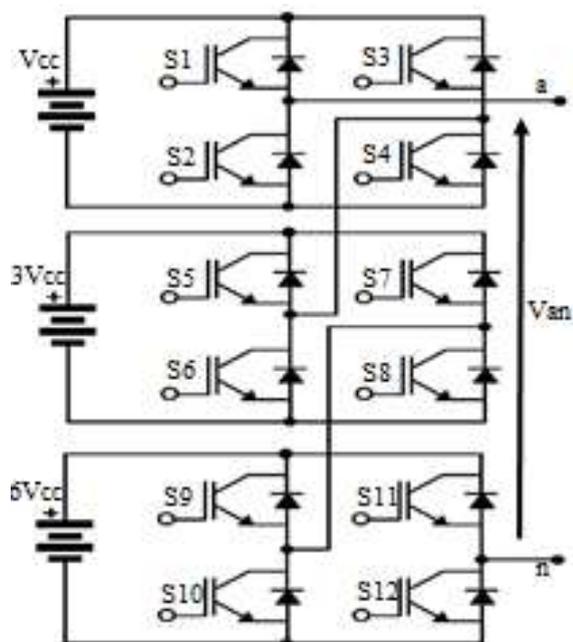


Figura 9 Inversor con fuentes asimétricas de 11 niveles

Fuente: Elaboración propia

De dicha topología se puede obtener una onda de voltaje cuasi-senoidal con 11 niveles de voltaje diferentes, como la que se presenta en la Figura 10, como el voltaje presente entre a (línea) y n (neutro) es decir V_{an} es el voltaje que existe entre línea neutro, como ya se mencionó la relación de las fuentes de voltaje V_{cc} , $3V_{cc}$ y $6V_{cc}$, donde V_{cc} es igual a 18, por lo que $3V_{cc}$ equivale a 54V y $6V_{cc}$ a 108V como alimentación de cada puente H.

La adición de V_{cc} , $3V_{cc}$ y $6V_{cc}$ da como resultado la forma de onda cuasi senoidal de V_{an} de 11 niveles de voltaje, por lo que, para lograr obtener estos 11 niveles, se analizó las secuencias de conmutación en cada transistor de potencia para formar un periodo de la onda de voltaje de salida. Estas secuencias de conmutación se encuentran en la Tabla 3, donde “1” significa que el transistor esta encendido y “0” que el transistor se encuentra apagado.

Una vez que se obtuvo las secuencias de disparo es necesario determinar los ángulos de disparo ($\alpha_1, \alpha_2, \alpha_3, \alpha_4, \alpha_5$) descritos en la Figura 10 y los tiempos correspondientes a dichos ángulos en donde la señal de salida cuasi senoidal cambia su nivel de voltaje, todo esto con el fin de obtener un porcentaje de Distorsión Armónica Total (THD) muy reducido.

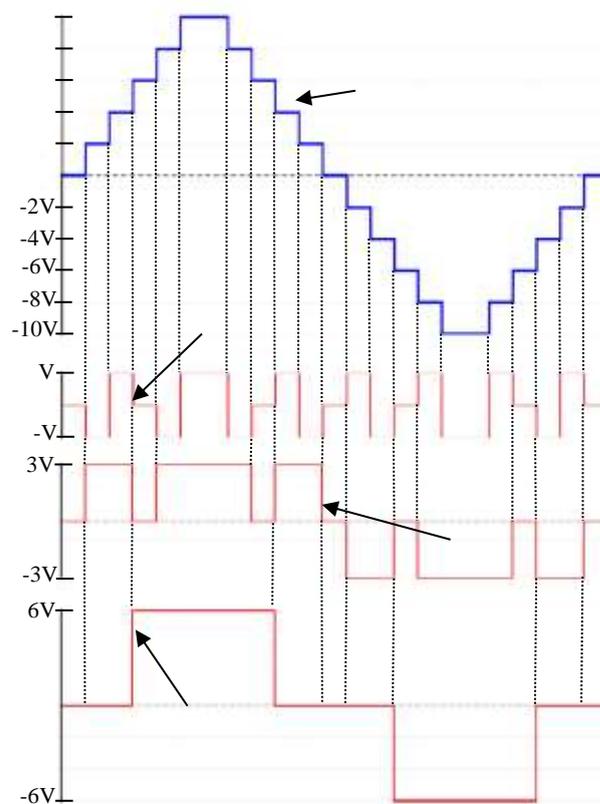


Figura 10 Forma de onda generalizada para inversor multinivel de 11 niveles

Fuente: Elaboración propia

Para determinar los ángulos de disparo, se desarrolló el análisis aplicando la estrategia de modulación llamada Eliminación Selectiva de Armónicos (SHE), que se revisó en la **sección 2.4**, debido a que, si se tiene la forma de onda de la Figura 10, se puede analizar por medio de series de Fourier (Ecuación (1)) y utilizando la Ecuación (8) se tiene que, para un inversor multinivel de 11 niveles, se obtiene:

$$H_n = \frac{4V_{cc}}{\pi n} (\cos(n\alpha_1) + \cos(n\alpha_2) \dots + \cos(n\alpha_3) + \cos(n\alpha_4) + \cos(n\alpha_5)) \quad (10)$$

Vo lts	s	s	s	s	s	s	s	s	s	s	s	s
	1	2	3	4	5	6	7	8	9	1	1	1
0	0	1	0	1	1	0	1	0	1	0	1	0
2	0	1	1	0	1	0	0	1	1	0	1	0
4	1	0	0	1	1	0	0	1	1	0	1	0
6	1	0	1	0	1	0	1	0	1	0	0	1
8	0	1	1	0	1	0	0	1	1	0	0	1
10	1	0	0	1	1	0	0	1	1	0	0	1
8	0	1	1	0	1	0	0	1	1	0	0	1
6	1	0	1	0	1	0	1	0	1	0	0	1
4	1	0	0	1	1	0	0	1	1	0	1	0
2	0	1	1	0	1	0	0	1	1	0	1	0
0	0	1	0	1	1	0	1	0	1	0	1	0
-2	1	0	0	1	0	1	1	0	1	0	1	0
-4	0	1	1	0	0	1	1	0	1	0	1	0
-6	1	0	1	0	1	0	1	0	0	1	1	0
-8	1	0	0	1	0	1	1	0	0	1	1	0
-10	0	1	1	0	0	1	1	0	0	1	1	0
-8	1	0	0	1	0	1	1	0	0	1	1	0
-6	1	0	1	0	1	0	1	0	0	1	1	0
-4	0	1	1	0	0	1	1	0	1	0	1	0
-2	1	0	0	1	0	1	1	0	1	0	1	0
0	0	1	0	1	1	0	1	0	1	0	1	0

Tabla 3 Secuencias de conmutación ara inversor multinivel de 11 niveles

Fuente: Elaboración propia

Entonces a partir de la ecuación (10) se obtiene la ecuación de la componente fundamental con un índice de modulación M (ver ecuación 9):

$$M * s = (\cos(n\alpha_1) + \cos(n\alpha_2) \dots + \cos(n\alpha_3) + \cos(n\alpha_4) + \cos(n\alpha_5)) \quad (11)$$

Donde M es el índice de modulación, “s” es el número de fuentes, “n” es el número del armónico impar, para la componente fundamental n=1. “αi” es el ángulo de conmutación. De igual forma de la ecuación 10 se obtiene el sistema de ecuaciones no lineales para los armónicos impares, en este caso se seleccionó para su eliminación los armónico 3^{ro}, 5^{to}, 9^{no} y 11^{vo} resultando el sistema de ecuaciones siguientes:

$$\cos(3\alpha_1) + \cos(3\alpha_2) + \cos(3\alpha_3) \dots + \cos(3\alpha_4) + \cos(3\alpha_5) = 0 \quad (12)$$

$$\cos(5\alpha_1) + \cos(5\alpha_2) + \cos(5\alpha_3) \dots + \cos(5\alpha_4) + \cos(5\alpha_5) = 0 \quad (13)$$

$$\cos(7\alpha_1) + \cos(7\alpha_2) + \cos(7\alpha_3) \dots + \cos(7\alpha_4) + \cos(7\alpha_5) = 0 \quad (14)$$

$$\cos(11\alpha_1) + \cos(11\alpha_2) + \cos(11\alpha_3) \dots + \cos(11\alpha_4) + \cos(11\alpha_5) = 0 \quad (15)$$

Como las ecuaciones SHE son no lineales trascendentales en forma, sus soluciones consisten en raíces simples, múltiples e incluso sin raíces para un valor particular del índice de modulación (M).

El método seleccionado para el cálculo de los ángulos de conmutación fue el de Newton-Raphson, este es un método iterativo el cual comienza con una iteración y una aproximación inicial, y generalmente converge en un cero, del sistema de ecuaciones dado. Este método se utiliza para calcular los ángulos de conmutación para el sistema de ecuaciones de la SHE utilizando las mejores soluciones (Karthika, Rajalakshmi, Deepika & Shalini, 2016). Los valores de dichos ángulos deben encontrarse en un intervalo comprendido entre 0 y $\pi / 2$.

Los ángulos de conmutación producen el voltaje fundamental deseado junto con la eliminación de los componentes armónicos seleccionados, de orden inferior.

Utilizando la versión para estudiantes del software PTC MathCad se creó un algoritmo para la resolución del sistema de ecuaciones no lineales, mediante el método de Newton-Raphson se obteniéndose los ángulos de conmutación que se muestran en la tabla 4, así como los tiempos en milisegundos correspondientes para cada ángulo.

	α_1	α_2	α_3	α_4	α_5
Grados	10.31°	16.30°	30.51°	42.32°	69.18°
Tiempo	0.47	0.75	1.41	1.95	3.20

Tabla 3 Ángulos y tiempos de conmutación (ms)

Fuente: Elaboración propia

Una vez que se obtuvieron los tiempos adecuados para los ángulos de conmutación para el primer cuarto de onda, recordando que se busca una frecuencia fundamental de 60 Hz, es decir un período de 16.66mS, Se extrapolaron dichos ángulos de conmutación para obtener todos los tiempos de conmutación necesarios para formar un ciclo completo como el que se observa en “Van” de la Figura 10.

Simulación del sistema

En esta sección se validaron los cálculos del diseño y análisis realizados en la sección anterior, la validación se llevó a cabo mediante el software Orcad PSpice de Cadence en su versión libre para estudiantes.

Una vez que fueron obtenidos los ángulos de conmutación adecuados para obtener un ciclo completo de la forma de onda escalonada como la que se observa en la Figura 10, se adecuaron las secuencias de conmutación obtenidas, (ver Tabla 3), para la obtención de los 11 diferentes niveles de voltaje del inversor multinivel.

La Figura 11 muestra las diferentes secuencias de conmutación para los conmutadores S1, S3, S5, S7, S9 y S11, de la topología propuesta para el inversor de 11 niveles propuesto (Figura 9), donde el valor 0 de la señal representa que el conmutador está apagado y el valor 1 que se encuentra encendido.

Las secuencias de conmutación para los conmutadores S2, S4, S6, S8 y S12 son las complementarias de las secuencias mostrada en la Figura 11, es decir, la secuencia para S2 será la secuencia complementaria de S1, de igual manera de S4 será la complementaria de S3 y de esta manera sucesivamente

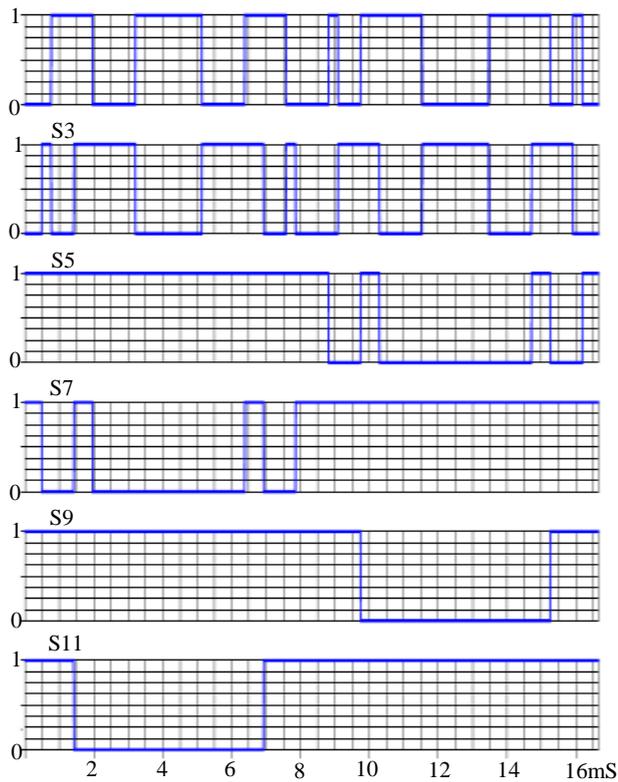


Figura 11 Secuencias de conmutación para S1, S3, S5, S7 y S11

Fuente: Elaboración propia

THD = 8.89%

La Figura 12 presenta la onda de voltaje generado por el inversor multinivel, resultado de las simulaciones con el Software Orcad PSpice, teniendo como resultado una onda casi senoidal de niveles, con una amplitud de 180 volts pico a pico y un voltaje eficaz de 128 volts comparada contra una onda senoidal pura con la misma amplitud de voltaje. En la Figura 13 se presenta la gráfica obtenida al aplicar la transformada rápida de Fourier a la onda de voltaje generado por el inversor, para la obtención del porcentaje de la distorsión armónica total, considerándose el análisis de Fourier hasta la 50va. armónica, obteniéndose un porcentaje de THD de 8.89%



Figura 12 Onda generada por el inversor de 11 niveles de voltaje

Fuente: Elaboración Propia

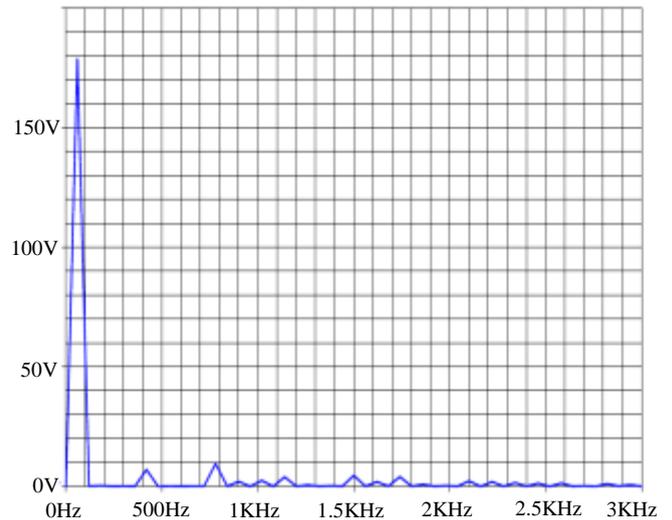


Figura 13 Análisis mediante transformada rápida de Fourier (FFT)

Fuente: Elaboración Propia

Agradecimientos

Se hace un extenso agradecimiento al Consejo Nacional de Ciencia y Tecnología (CONACYT) por el otorgamiento de la beca para realizar mis estudios de maestría, y a la Universidad Autónoma de Zacatecas por el apoyo económico para la compra de material para el desarrollo de esta investigación,

Además se agradece al Programa de Maestría en Ciencias de la Ingeniería, de la Unidad Académica de Ingeniería Eléctrica, por el apoyo otorgado para la realización de este proyecto. Y a sus los docentes adscritos, Dr. Francisco Eneldo López Monteagudo y Dr. Jorge de la Torre y Ramos, por el asesoramiento otorgado durante el desarrollo del proyecto “Diseño de un inversor de puente H con tecnología multinivel utilizando la técnica de eliminación selectiva de armónicos”.

Conclusiones

Del análisis del estado del arte de las topologías de inversores multinivel se concluyó que la más conveniente para aplicaciones de media y alta potencia es la de puentes H en cascada, debido a su eficiencia y pocas pérdidas por conmutación dentro de sus principales características. Aunque el inconveniente de esta topología es que requiere tantas fuentes de CD como módulos de puentes H.

Del análisis de las estrategias de modulación se dedujo que las más efectivas son aquellas que trabajan a una frecuencia de conmutación fundamental, las cuales permiten obtener un bajo porcentaje de THD, mantener el voltaje fundamental requerido y mínimas pérdidas por conmutación, lo que implica una mayor calidad y eficiencia en la generación de potencia

Para la obtención de los ángulos de conmutación a partir del sistema de ecuaciones no lineales de la SHE, se utilizó el método iterativo de Newton-Raphson, el cual, con un principio bastante simple de aproximaciones, permitió obtener un porcentaje de THD de 8.89%. Dicho valor se encuentra en un nivel aproximado a los estándares requeridos por CFE. Dichos resultados podrían mejorarse con la aplicación de algunos filtros.

Para trabajo a futuro podría analizarse la utilización de algoritmos alternativos y más complejos para el cálculo de los ángulos de conmutación como son el algoritmo de optimización por enjambre de partículas (PSO), a fin de obtener mejores resultados en la disminución de la THD, lo que implica una mejor calidad en la generación de electricidad.

Referencias

- Comisión Federal De Electricidad. (2005). *Desviaciones Permisibles En Las Formas De Onda De Tensión Y Corriente En El Suministro Y Consumo De Energía Eléctrica Especificación CFE L0000-45*.
- Pietzsch, M. (2004). Convertidores CC/CA para la conexión directa a red de sistemas fotovoltaicos: comparación entre topologías de 2 y 3 niveles. *Bachelor thesis, UPC*.
- Singh, B., Mittal, N., Verma, K. S., Singh, D., Singh, S. P., Dixit, R., ... & Baranwal, A. (2012). Multilevel inverter: A literature survey on topologies and control strategies. *International Journal of Reviews in Computing, 10*.
- Loranca, J. (2013). *Análisis de Técnicas de Modulación en Convertidores Multinivel en Cascada Asímetrico* (Tesis de Maestría). Centro Nacional de Investigación y Desarrollo Tecnológico.
- Jiménez, O. (2012). *Estudio de Técnicas de Modulación para el Inversor Multinivel en Cascada Híbrido (Simétrico-Asimétrico)* (Tesis de Maestría). Centro Nacional de Investigación y Desarrollo Tecnológico.

Ricaurte, N. & Sarzosa, D. (2014). *Diseño y construcción de un prototipo didáctico de inversor multinivel en cascada, monofásico de tres etapas para el Laboratorio de Control Eléctrico ESPE-Latacunga* (Tesis de Licenciatura), Universidad de las Fuerzas Armadas ESPE Extensión Latacunga. Carrera de Ingeniería Electromecánica.

Rodríguez, J., Franquelo, L., Kuro, S., León, J., Portillo, R., Martín, M., & Pérez, M. (2009). Multilevel Converters: "An Enabling Technology for High-Power Applications". *Proceedings of the IEEE*, 97(11), 1786-1817.

Prabaharan, N., & Palanisamy, K. (2017). A comprehensive review on reduced switch multilevel inverter topologies, modulation techniques and applications. *Renewable and Sustainable Energy Reviews*, 76, 1248-1282. <http://dx.doi.org/10.1016/j.rser.2017.03.121>

Rashid, M., & González Pozo, V. (2004). *Electrónica de potencia* (3rd ed., pp. 206-303, 408-420). México [etc.]: Prentice Hall Hispanoamericana.

Hernández, E. D. (2014). *Análisis y desarrollo de un inversor multinivel aplicado a fuentes alternas de energía para interconexión a la red* (Tesis de Maestría). UNIDAD ACADÉMICA DE INGENIERÍA, UNIVERSIDAD AUTÓNOMA DE ZACATECAS.

Shehu, G., Yalcinoz, T., & Kunya, A. (2014). Modelling and Simulation of Cascaded H-Bridge Multilevel Single Source Inverter Using PSIM. *International Journal of Electrical, Computer, Energetic, Electronic and Communication Engineering*, 8(5), 756-761.

Bakhshizadeh, M., Iman-Eini, H., & Blaabjerg, F. (2015). Selective Harmonic Elimination in Asymmetric Cascaded Multilevel Inverters Using a New Low-frequency Strategy for Photovoltaic Applications. *Electric Power Components and Systems*, 43(8-10), 964-969. <http://dx.doi.org/10.1080/15325008.2015.1021058>

Chauca, F., Llerena, F., & Chico, P. (2014). Diseño y construcción de un inversor multinivel. *Revista EPN*, 33(1).

Nápoles, J., Watson, A., Padilla, J., Leon, J., Franquelo, L., Wheeler, P., & Aguirre, M. (2013). Selective Harmonic Mitigation Technique for Cascaded H-Bridge Converters with Nonequal DC Link Voltages. *IEEE Transactions on Industrial Electronics*, 60(5), 1963-1971. <http://dx.doi.org/10.1109/tie.2012.2192896>

Karthika, N., Rajalakshmi, R., Deepika, S., & Shalini, T. (2016). Selective Harmonic Elimination Technique Based Cascaded Multilevel Inverter with Reduced Number of Switches. *International Journal Of Science And Research (IJSR)*, 5(3), 2177-2181.